



令和元年 10月 28日 (月)  
(2019年)

No. 15040 1部377円 (税込み)

発行所

一般財団法人 経済産業調査会  
東京都中央区銀座2-8-9 (木挽館銀座ビル)  
郵便番号 104-0061  
[電話] 03-3535-3052 [FAX] 03-3567-4671  
近畿支部 〒540-0012 大阪市中央区谷町1-7-4  
(MF天満橋ビル8階) [電話] 06-6941-8971  
経済産業調査会ポータルサイト <http://www.chosakai.or.jp/>

特許ニュースは

- 知的財産中心の法律、判決、行政および技術開発、技術予測等の専門情報紙です。

定期購読料 1カ年61,560円 6カ月32,400円  
(税込み・配送料実費)

本紙内容の全部又は一部の無断複写・複製・転載及び  
入力を禁じます(著作権法上の例外を除きます)。

目次

☆主要判決全文紹介 [知財高裁] [上]…………… (1)

主要判決全文紹介

〈知的財産高等裁判所〉

特許無効審判不成立審決取消訴訟

(「半導体装置およびシステム」発明(特許第5869058号、請求項数31)の  
新規性・進歩性に関する判断遺脱等事件) [上](全2回)

—平成30年(行ケ)第10047号、令和元年5月23日判決言渡—

本件原告は特許無効審判請求人であり、本件訴訟では、1 取消事由1(訂正要件の判断の誤り)、2 取消事由2(分割出願の要件の判断の誤り)、3 取消事由3(サポート要件の判断の誤り)及び4 取消事由4(新規性・進歩性に関する判断遺脱)について主張したが、原告主張の取消事由はいずれも理由がなく、本件審決にこれを取り消すべき違法は認められないとして、原告の請求が棄却された事例である。

当裁判所の判断

特許業務法人

北斗特許事務所

HOKUTO PATENT ATTORNEYS OFFICE

所長 弁理士 西川 恵 清

弁理士 坂口 武 弁理士 竹尾 由重  
弁理士 田中 康 弁理士 佐藤 剛 洋  
弁理士 仲石 晴 樹 弁理士 谷水 慎  
弁理士 水尻 勝 久 弁理士 永濱 一 貴  
弁理士 北出 英 敏

〒530-0001 大阪市北区梅田1丁目12番17号 梅田スクエアビル9階  
電話 06-6345-7777(代) FAX 06-6344-0777(代)  
E-mail: post@hokutopat.com

## 1 取消事由1(訂正要件の判断の誤り)について

## (1) 本件明細書の記載事項について

ア 本件明細書(甲78)の記載事項を明らかにした(記載事項を省略)。

イ 前記アの記載事項につき、本件明細書の発明の詳細な説明の開示によるものであることを認定した。

(ア) コネクタが形成された基板上に、NANDフラッシュメモリなどの不揮発性半導体記憶素子、揮発性半導体記憶素子及びコントローラが搭載された従来の半導体装置では、その使用環境や規格などにより基板の形状や大きさが制約され、例えば、平面視において長方形形状を呈する基板を用いる場合がある。また、近年の半導体装置への小型化の要求によって基板が薄型化する傾向にある。このような薄型化された長方形形状の基板を用いる場合に基板の反りを抑える手段が求められる(【0002】、【0003】)。

(イ) 「本発明」は、基板の反りを抑えることができる半導体装置を提供することを目的とし(【0005】)、その課題を解決するための手段は、第1の主面及び第1の主面とは反対側を向いた第2の主面を有する基板と、基板に搭載される複数の不揮発性半導体メモリとを備える半導体装置であって、基板には、第1の主面に設けられ、複数の不揮発性半導体メモリが搭載される第1の配線層と、第2の主面に設けられた第2の配線層と、内層として形成される複数の配線層と、これら配線層間にそれぞれ設けられる複数の絶縁層とが形成されており、基板の層構造の中心線よりも第1の主面側に形成された配線層及び第1の配線層の配線密度の平均値と、基板の層構造の中心線よりも第2の主面側に形成された配線層及び第2の配線層の配線密度の平均値との差を7.5%以下とし、かつ、少なくとも1の配線層の配線密度を80%以上とする構成を採用した(【0006】)。

「本発明」は、上記構成を採用することにより、上層(基板の層構造の中心線よりも表面層側に形成された層)全体の配線密度と下層(基板の層構造の中心線よりも裏面層側に形成された層)全体の配線密度とが略等しくすることで、基板の上層全体に占める絶縁膜(合成樹脂)と配線部分(銅)との比率が、基板の下層全体に占める合成樹脂と銅との比率と略等しくなるようにすると、上層と下層とで熱膨張係数も略等しくなるため、基板に反りが発生するのを抑制するという効果を奏する(【0014】、【0015】、【0023】、【0024】、図5)。

## (2) 訂正の適否について(取消事由1)

ア 本件訂正事項は、本件訂正前の請求項21の「内層として形成される複数の配線層」にいう「複数の配線層」を「グランドまたは電源となる3つのプレーン層」と「信号を送受信する3つの信号層」を備える「配線層」に限定するものである。そして、本件訂正後の請求項21の文言から、「グランドまたは電源となる3つのプレーン層」にいう「電源となる…プレーン層」は、「配線層」であって、半導体装置の基板に搭載された「ドライブ制御回路」や「不揮発性半導体メモリ」に対して、電源電圧が供給される電源線として機能することを理解できる。

次に、本件明細書には、「電源回路5は、ホスト1側の電源回路から供給される外部直流電源から複数の異なる内部直流電源電圧を生成し、これら内部直流電源電圧を半導体装置100内の各回路に供給する。」(【0011】)、「略長方形形状を呈する基板8の一方の短辺側には、ホスト1に接続されて、上述したSATAインタフェース2、通信インタフェース3として機能するコネクタ9が設けられている。コネクタ9は、ホスト1から入力された電源を電源回路5に供給する電源入力部として機能する。」(【0012】)、「図4は、基板8の層構成を示す図である。基板8には、合成樹脂で構成された各層(絶縁膜8a)の表面あるいは内層に様々な形状で配線層8bとして配線パターンが形成されている。配線パターンは、例えば銅で形成される。基板8に形成された配線パターンを介して、基板8上に搭載された電源回路5、DRAM20、ドライブ制御回路4、NANDメモリ10同士が電氣的に接続される。…」(【0013】)、「基板8の各層に形成された配線層8bは、図